

## 産業アプリケーション事例

### 回路マイグレーションと回路ポーティング

- 16nm → 7nm - ハイスピードクロックジェネレータ
- 28nm → 14nm - DDRxインターフェース回路図ポーティング
- 40nm → 28nm - 超低消費電力IPのマイグレーション
- 55nm → 40nm - バンドギャップ基準電圧回路ポーティング
- 180nm → 150nm - ADCバッファ回路ポーティング

### 回路サイジング、チューニングとリターゲットング

- 10nm - ハイスピードトランシーバの歩留り最適化
- 14nm - FinFET のパッチモードサイジング FinFET汎用I/O回路とメモリインターフェースマクロ
- 16nm - ADC サンプル&ホールド回路のミスマッチ解析とサイジング
- 28nm - FDSOI プロセスDDRxハイスピードI/O回路のパフォーマンスとコーナー最適化
- 28nm - DRAMのレシーバ回路(1300Tr)のパスディレイ最適化
- 28nm - I/O回路設計のための信頼性設計フロー
- 28nm - スタンダードセル最適化とリターゲット
- 40nm - 先進CMOSプロセスを使用した弛緩発信器の信頼性と歩留り最適化
- 40nm - スピードと安定性のためのリードパス最適化
- 130nm - ローパワー完全差動 OTAの最適化

### 回路解析と検証

- 10nm - FPGA CRAMセルの6.5シグマ歩留り解析
- 14nm - 揮発メモリ内のデジタル温度センサの故障解析
- 40nm - 10bit SAR ADCのデバッグと検証
- 40nm - アナログIPのプロセスに起因する歩留りデバッグと最適化
- 55nm - PLL回路の統計ばらつき解析と最適化
- 65nm - 6T SRAM 6シグマビットセル解析
- 65nm - 195k素子ハイスピードクロックジェネレータ回路のモンテカルロ解析
- 90nm - 210k素子センスアンプマトリックスのワーストケース解析

## お客様事例



STMicroelectronics: “MunEDA WiCkeDは弊社のCMOS及びFDSOIプロセスの信頼性ベースの重要な部分であり、標準I/O設計の厳しい仕様を満たし、優れた設計マージンを確保し、設計時間を大幅に短縮するのに非常に役立ちます。” (MUGM 2015)



Infineon: “MunEDA WiCkeDは、10年以上も弊社の設計フローにシームレスに統合されています” (MUGM 2013)



Samsung: “MunEDAの設計最適化と統計ばらつき解析ツールによってFinFETメモリインタフェースIPブロックの設計ターンアラウンドタイムを平均50%短縮し、6%以上の性能向上と最大15%の面積削減を達成しました” (MUGM 2013)



SMIC: “MunEDA WiCkeDの最適化ツールにより、IoTアプリケーション用の超低電力基準電圧設計の40%もの消費電力低減をしました” (SemiWiki 2017)

その他のお客様事例は[www.muneda.com](http://www.muneda.com)をご覧ください。



## カスタムIC設計のマイグレーション、サイジング、検証用EDAツール

MunEDA WiCkeD™ はカスタムIC設計(アナログミックスシグナル、RF、デジタル)のIPマイグレーションと設計再利用、回路解析と最適化のための最先端のEDAソフトウェアスイートです。

MunEDAがご提供するソリューションはお客様の設計時間と工数削減にお役に立ちます。

MunEDAの解析、最適化ツールを使用して、仕様を達成し、パフォーマンス、堅牢性、歩留りを改善し、消費電力、面積、経年劣化や性能低下を低減します。

回路図マイグレーション  
IPポーティング

回路サイジング  
低消費電力、IoT、  
歩留り、信頼性

回路解析  
ばらつき、PVT、歩留り  
モンテカルロ、高シグマ

MunEDAと世界中のディストリビューターの情報は  
<https://www.muneda.com/contacts.php>

MunEDA GmbH  
Inselkammerstrasse 5  
82008 Unterhaching  
Germany

日本コントロールシステム(株)  
〒222-0033 神奈川県横浜市  
港北区新横浜2-7-9

[info@muneda.com](mailto:info@muneda.com)

弊社はお客様のプライバシーを尊重します - データプライバシーポリシーは  
<https://www.muneda.com/privacy.php>



## SPT2.0 - 回路図マイグレーション

異なるプロセス間の回路図マイグレーションとIPポーティング

## WiCkeD™ - 回路サイジング

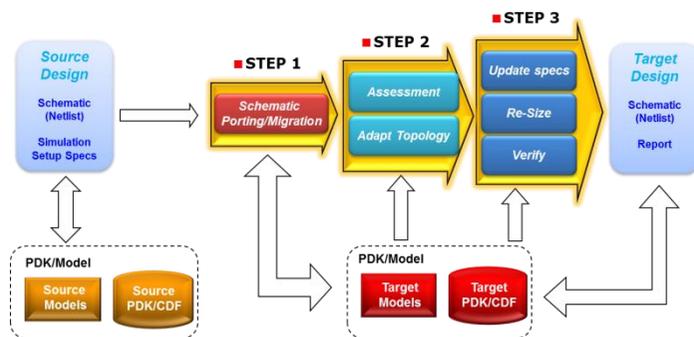
MunEDAのサイジングと最適化ツールを使用してあらゆる種類のばらつき、設計、動作パラメータに関して性能仕様を達成

## WiCkeD™ - 回路検証

制約条件、性能仕様、動作パラメータ、プロセスばらつき、ミスマッチ及び信頼性について解析及び検証

### MunEDA SPTによる回路図マイグレーションとポーティング

MunEDA SPT回路図ポーティングツールは様々なプロセス間でのカスタムIC回路の高速かつ信頼性の高い回路図移行及びIP移植のための包括的なソリューションです。

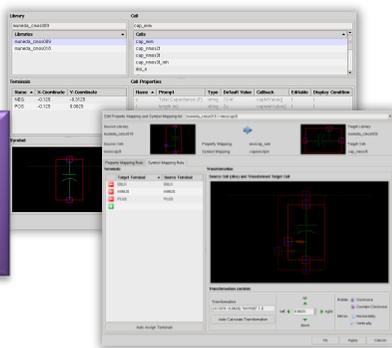


### MunEDA SPT 回路図ポーティングツールの主要機能

- 時間がかかる面倒な手作業の代わりに数秒で回路図を移行
- 間違い易いスクリプトではなく、すべての操作を便利なGUIで簡単セットアップ
- 設定可能なルールで柔軟なプロパティマッピング定義
- 端子名の変更、端子の追加、削除をサポート
- シンボルの端子配置、端子位置、シンボル向きをサポート
- 多くの異なるファウンドリPDKで、お客様とシリコンで検証された実績

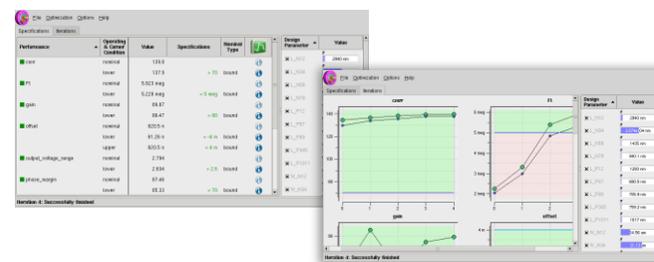
MunEDA  
**SPT**  
ICとIPポーティング  
回路図マイグレーション  
ツール

MunEDA  
www.muneda.com



### MunEDA WiCkeD™による回路サイジングとチューニング

WiCkeDは、自動回路サイジングと最適化のため強力な最適化エンジンです。WiCkeDは非常に効率的な最適化アルゴリズムで設計パラメータを変更することによって回路性能値、堅牢性、消費電力、面積を改善します。主なアプリケーション分野には、高度なアナログ/RF設計、低電力/低電圧設計、カスタムデジタル回路などがあります。



### WiCkeD™ 回路サイジング、チューニングの主要機能

- FinFETとバルクプロセスをサポート
- 消費電力、速度、歩留り、パフォーマンス間のトレードオフをより高速、効率的に探索
- デザインセンタリングによる回路堅牢性のチューニング
- 設計工数と時間の削減
- 複数の仕様、テスト、コーナーおよび動作点の制約を同時に処理

MunEDA  
**WiCkeD™**  
回路サイジングと  
チューニング

MunEDA  
www.muneda.com



### MunEDA WiCkeD™による回路解析と検証

WiCkeDは、パラメトリック歩留り解析のための強力なモンテカルロ技法と最小限のシミュレーションで対話的歩留り問題をデバッグ機能を提供します。

WCAを使用すると回路の統計的ワーストケース条件を計算できます。



### WiCkeD™ 回路検証ツールの主要機能

- 制約条件の生成 / 編集 / 管理
- ジオメトリ、動作環境、経年劣化、プロセス、ローカルばらつきに対する感度解析
- Fast PVT & 動作コーナー解析は与えられたの回路特性メトリックスに対するコーナーの影響を計算します。
- 複数のコーナーを最小限のコーナー条件セットに効率的に統合
- 高速で機能強化したモンテカルロ解析 (3-5 sigma plus)
- ハイシグマワーストケース解析 (6-9 sigma plus)
- 複数の仕様、テスト、および動作点制約を同時に処理
- 動的サンプリング
- 階層的感度解析
- インタラクティブな散布図表示と歩留り改善

MunEDA  
**WiCkeD™**  
回路解析と検証

MunEDA  
www.muneda.com

